

## 华东师范大学计算机科学与技术学院上机实践报告

---

课程名称：数字逻辑及实验	年级：2022 级	上机实践成绩：
指导教师：施维良	姓名：岳锦鹏	上机实践日期：2023/11/23
实践编号：实验五	学号：10213903403	上机实践时间：2 学时

---

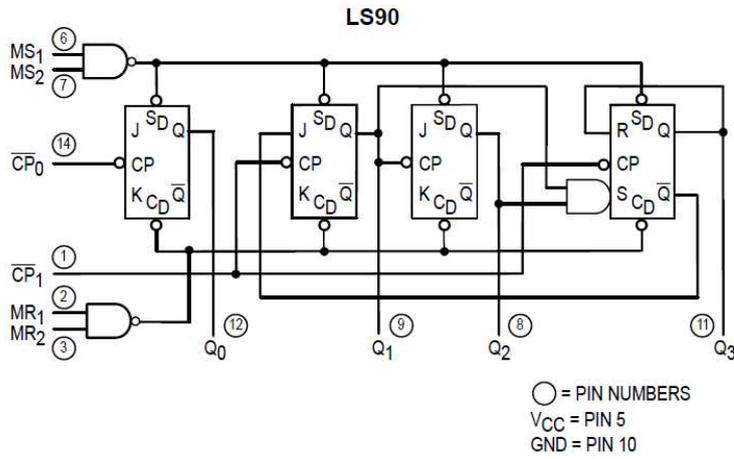
### 一、实验目的

1. 掌握计数、译码和显示电路的工作原理，熟悉其电路结构。
2. 测试计数器 74LS90 的逻辑功能。
3. 用 74LS90、74LS248 和共阴极 LED 显示器 (2ES102) 组成数字计数显示单元。

### 二、实验内容及步骤

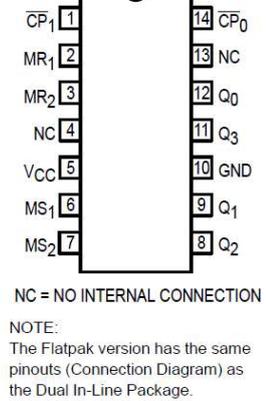
1. 把 74LS90 接成二进制计数器,用指示灯的亮、暗情况,观察并记录时钟脉冲和输出脉冲。(时钟脉冲频率用 1kHz)
2. 把 74LS90 接成五进制计数器,用指示灯的亮、暗情况,记录时钟脉冲及  $Q_B$ 、 $Q_C$ 、 $Q_D$  的输出脉冲。(时钟脉冲频率用 1kHz)
3. 把 74LS90 接成 8421 码十进制计数器,用指示灯的亮、暗情况,记录时钟及  $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  各点亮、暗情况。
4. 按图 5.6 所示,将译码器 74LS248 和显示器 2ES102 连接起来,分别输入图 5.2 所示的数据,把 74LS248 的 (a、b、c、d、e、f、g) 输出状况和显示结果填入图 5.2 中,验证其逻辑功能。
5. 按实验图 5.11 所示,把实验箱上的 Q1、Q2、Q3、Q4 和 74LS90 的 Q1、Q2、Q3、Q4 联接起来,输入 1Hz 脉冲,观察显示器显示结果。若把各位的 RBI 接地, BI/RBO 接个位的 RBI,重复上述过程,观察显示结果。
6. \* 对图 5.11 的实验做改进,使它成为 12 进制,显示规律为 1、2、3、4……9、10、11、12、1、2、……即从 12 不是返回到 0,而是返回到 1。

LOGIC DIAGRAM



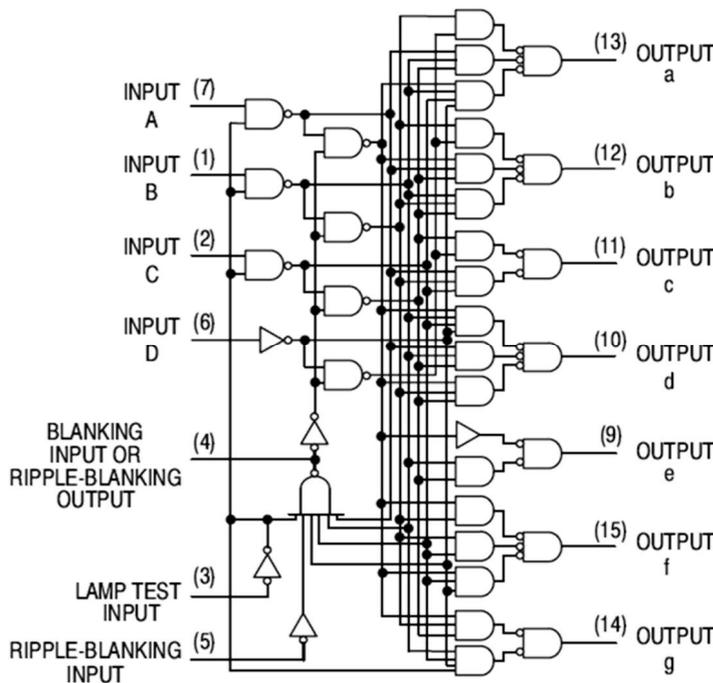
(a) 原理图

CONNECTION DIAGRAM  
DIP (TOP VIEW)

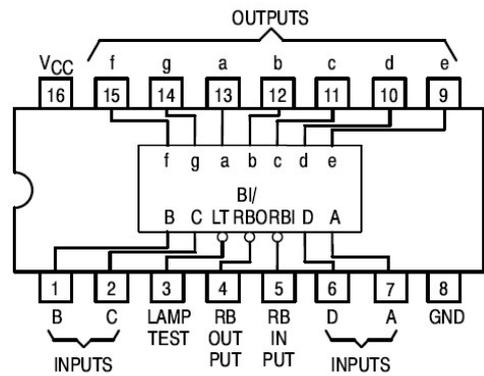


(b) 引脚图

图 5.1: 74LS90 的原理图和引脚图



(a) 原理图



(b) 引脚图

图 5.2: 74LS248 内部原理及其引脚图

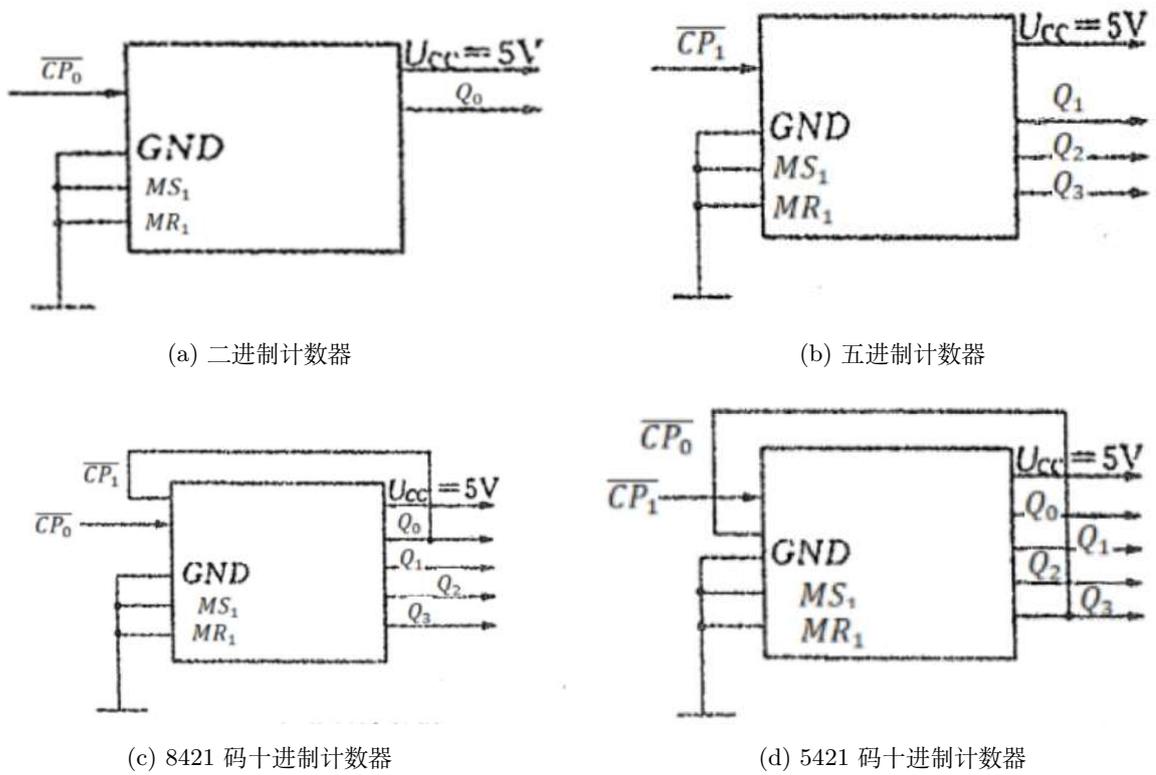


图 5.3: 74LS90 的四种不同的计数方式

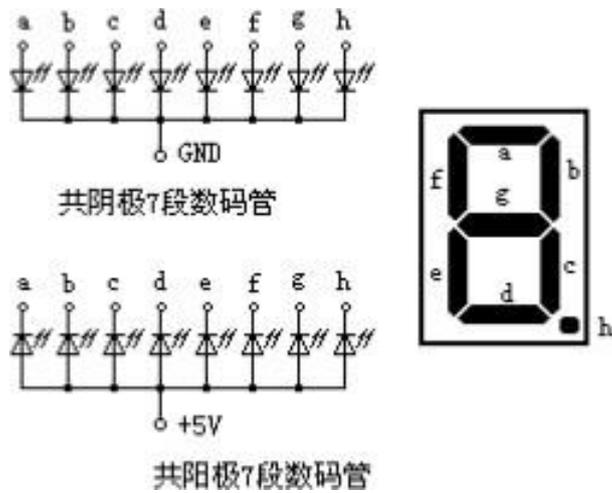


图 5.4: 数码管原理图

表 5.1: 共阴数码管对应的码值表

显示	a	b	c	d	e	f	g	dp(h)
0	1	1	1	1	1	1	0	0
1	0	1	1	0	0	0	0	0
2	1	1	0	1	1	0	1	0
3	1	1	1	1	0	0	1	0
4	0	1	1	0	0	1	1	0
5	1	0	1	1	0	1	1	0
6	1	0	1	1	1	1	1	0
7	1	1	1	0	0	0	0	0
8	1	1	1	1	1	1	1	0
9	1	1	1	1	0	1	1	0

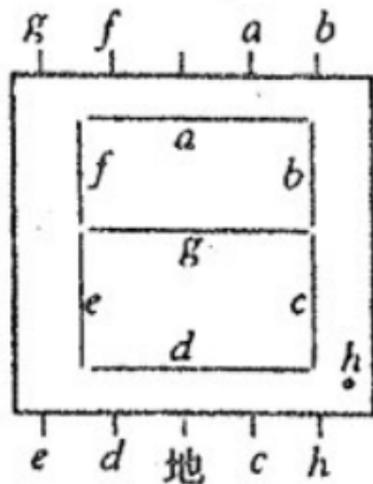


图 5.5: 2ES102 引脚段划图

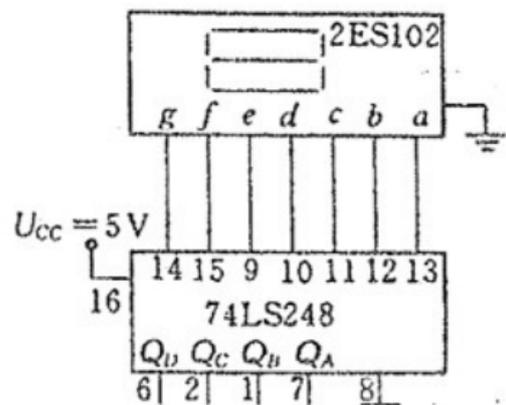


图 5.6: 译码显示成分

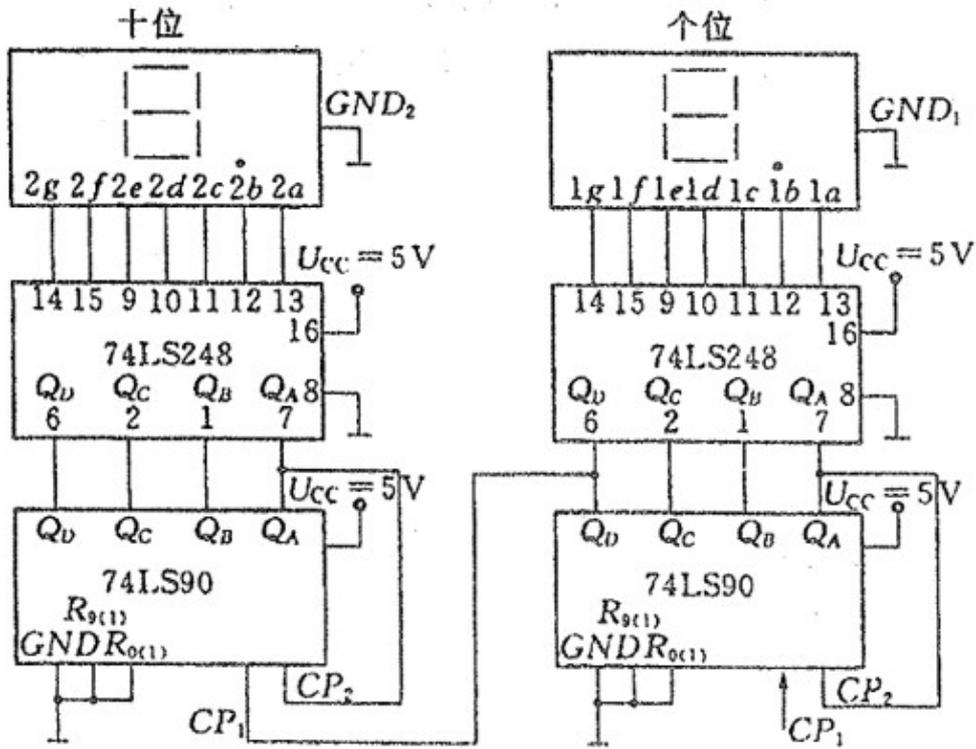
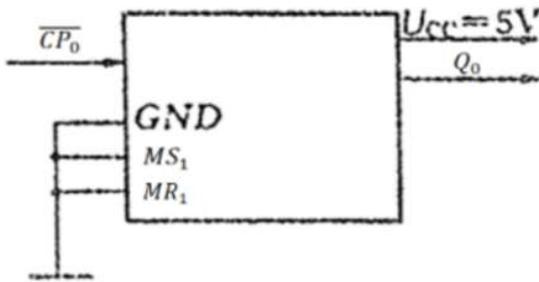


图 5.7: 两位二-十进制计数、译码、显示

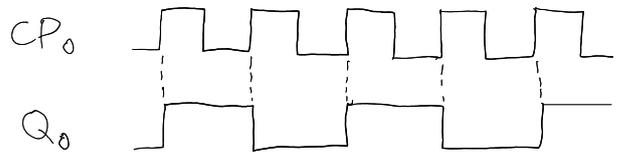
### 三、实验原理

1. 把 74LS90 接成二进制计数器, 用指示灯的亮、暗情况, 观察并记录时钟脉冲和输出脉冲。(时钟脉冲频率用 1kHz)

$\overline{CP_0}$  的下降沿触发, 即  $CP_0$  的上升沿触发。



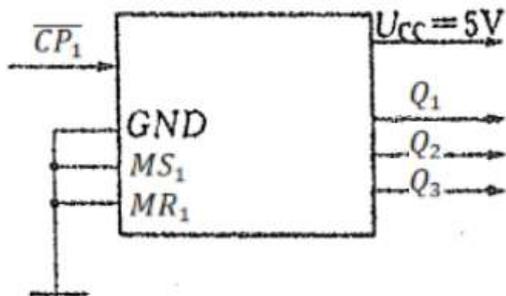
(a) 二进制计数器



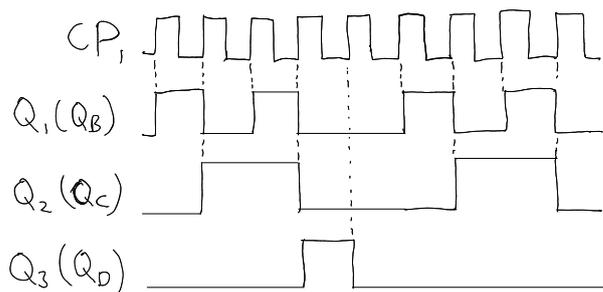
(b) 时钟脉冲和输出脉冲

2. 把 74LS90 接成五进制计数器, 用指示灯的亮、暗情况, 记录时钟脉冲及  $Q_B$ 、 $Q_C$ 、 $Q_D$  的输出脉冲。(时钟脉冲频率用 1kHz)

$\overline{CP_1}$  的下降沿触发, 即  $CP_1$  的上升沿触发。



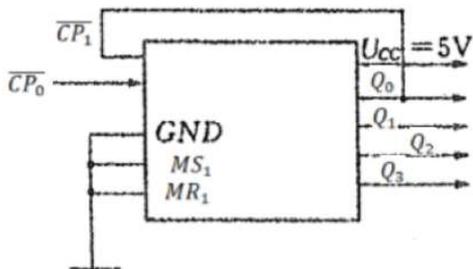
(a) 五进制计数器



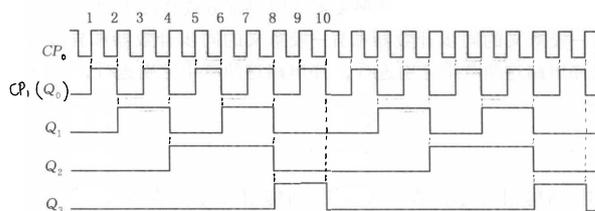
(b) 时钟脉冲和输出脉冲

3. 把 74LS90 接成 8421 码十进制计数器，用指示灯的亮、暗情况，记录时钟及  $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  各点亮、暗情况。

$\overline{CP_0}$  的下降沿触发，即  $CP_0$  的上升沿触发。 $\overline{CP_1}$  的下降沿触发，即  $Q_0$  的下降沿触发。



(a) 8421 码十进制计数器



(b) 时钟脉冲和输出脉冲

4. 按图 5.6 所示，将译码器 74LS248 和显示器 2ES102 连接起来，分别输入图 5.2 所示的数据，把 74LS248 的 (a、b、c、d、e、f、g) 输出状况和显示结果填入图 5.2 中，验证其逻辑功能。

表 5.2: 74LS248 译码

(可以看到  $Q_D$  应该是高位， $Q_A$  应该是低位。)

LT	RBI	RBO	$Q_A$	$Q_B$	$Q_C$	$Q_D$	a b c d e f g	显示字符
H	$\Phi$	H	0	0	0	0	1111110	0
H	$\Phi$	H	0	1	0	0	1101101	2
H	$\Phi$	H	0	1	0	1	0000000	空
H	$\Phi$	H	1	0	0	0	0110000	1
H	$\Phi$	H	0	0	1	0	0110011	4
H	$\Phi$	H	1	0	0	1	1111011	9
$\Phi$	$\Phi$	L	$\Phi$	$\Phi$	$\Phi$	$\Phi$	0000000	空
H	L	$\Phi$	0	0	0	0	0000000	空
L	$\Phi$	H	$\Phi$	$\Phi$	$\Phi$	$\Phi$	1111111	8

5. 按实验图 5.11 所示，把实验箱上的  $Q_1$ 、 $Q_2$ 、 $Q_3$ 、 $Q_4$  和 74LS90 的  $Q_1$ 、 $Q_2$ 、 $Q_3$ 、 $Q_4$  联

接起来，输入 1Hz 脉冲，观察显示器显示结果。

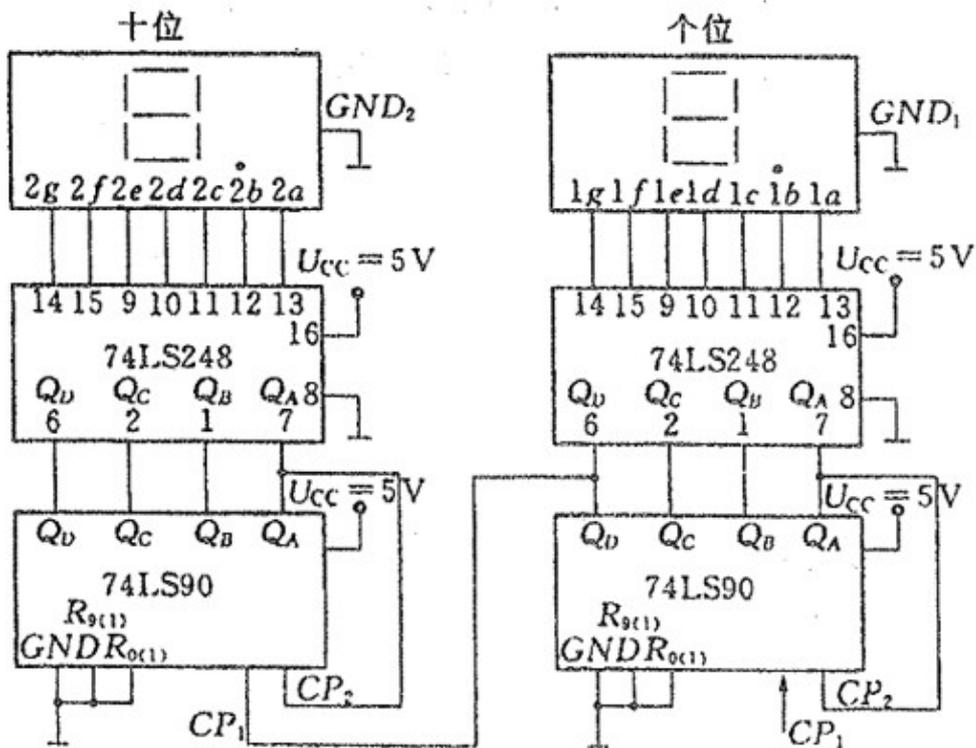


图 5.11: 两位二十进制计数、译码、显示

此时显示器在时钟信号的驱动下，每次时钟信号上升沿时变化一次，从 00、01、02、……一直增加到 99，之后再变回 00，如此循环。

若把个位的 RBI 接地，十位的 BI/RBO 接个位的 RBI，重复上述过程，观察显示结果。

此时当十位为 0 时，显示器将只显示个位，即从 0、1、2、……一直增加到 99，之后再变回 0，如此循环。

6. \* 对图 5.11 的实验做改进，使它成为 12 进制，显示规律为 1、2、3、4……9、10、11、12、1、2、……即从 12 不是返回到 0，而是返回到 1。

12 在此电路中的表示为 10010，即十位的  $Q_A$  为 1，个位的  $Q_B$  为 1，其余的  $Q$  均为 0，此时要让它返回到 1，即个位的  $Q_A$  为 1，其余的  $Q$  均为 0。那么由于个位的  $CP_1$  的时钟信号驱动，个位的  $Q_A$  本来就会在时钟信号上升沿时变为 1，因此考虑在  $Q$  输出 10010 时将十位的  $Q_A$  和个位的  $Q_B$  在下一时刻变为 0，其中十位的  $Q_A$  容易变 0，直接将清零端输入 1 即可，但个位不容易只让  $Q_B$  清零而  $Q_A$  正常变 1，因此尝试换个思路，改变个位的输出，让它在个位为 0010 时阻塞  $Q_B$  的输出，而且也要阻塞  $Q_A$  向  $CP_2$  的信号，否则会导致  $CP_2$  驱动的  $Q_B$  发生进位。

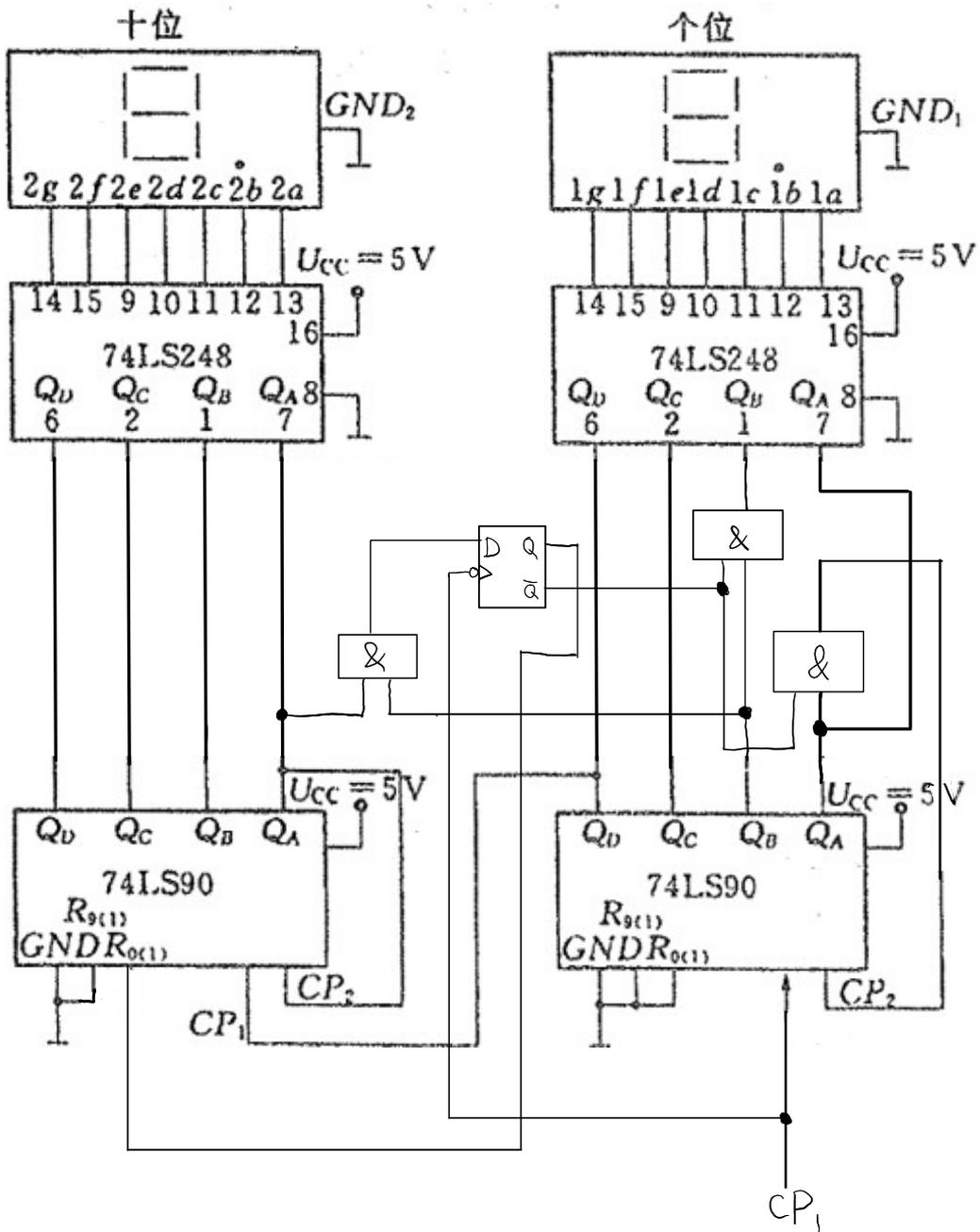


图 5.12: 十二进制计数

图中将十位的  $Q_A$  和个位的  $Q_B$  通过与门，用来检测计数是否到达 12（当未达到 12 时十位的  $Q_A$  和个位的  $Q_B$  不会同时输出为 1，而且也不会计数超过 12），到达 12 后使用一个 D 触发器将它的状态记录下来，在下一时刻阻塞个位的  $Q_B$  的输出信号以及  $Q_A$  向  $CP_2$  的信号，此时  $Q_A$  未受到影响，从 0 变为 1，而  $Q_B$  的输出被阻塞，于是晶体管输出 01。此时未到达 12，于是再后面一时刻，D 触发器复位，不再阻塞，但此时  $Q_A$  也变为 0 了，于是  $CP_2$  仍然不会产生下降沿，于是  $Q_B$  仍然保持 1（这里考虑到了竞争和冒险问题， $CP_1$  驱动的 D 触发器输出，以及  $CP_1$  驱动的  $Q_A$ ，根据原理图能看到都是只经过了一个触发器，因此可以认为延时相近，不会产生竞争和冒险的情况），此时晶体管输出为 02，那么之后的时刻时钟信号可以正常驱动计数器继续计数了。